



SMARTSENS

SmartSens™

SC133HGS 数据手册

V0.5

2023-05-18

■ 应用领域

- ◆ 机器视觉
- ◆ 安防监控系统
- ◆ 条码扫描
- ◆ 高速摄影系统

■ 产品特性

- ◆ 自动黑电平校正
- ◆ 外部控制帧率及多传感器同步
- ◆ 全局曝光 Global Shutter
- ◆ 水平/垂直窗口调整
- ◆ 高灵敏度
- ◆ 2 x 2 binning 模式
- ◆ 高动态范围 Knee Point HDR
- ◆ 内置温度传感器

■ 关键参数（典型值）

参数	描述
分辨率	1.3 MP
像素阵列	1288 (H) x 968 (V)
像素尺寸	3.0 μm x 3.0 μm
镜头光学尺寸	1/3.7"
最大图像传输速率	1280 (H) x 960 (V) @ 120 fps RAW for MIPI and LVDS 1280 (H) x 960 (V) @ 60 fps RAW for DVP
输出接口	8-bit DVP 12/10/8-bit 1/2/4-lane MIPI 12/10/8-bit 1/2/4-lane LVDS
输出格式	8/10-bit RAW
CRA	23°
灵敏度	Mono: 9650 mV/lux·s
动态范围	线性模式: 61.5 dB HDR 模式: 91.5 dB
信噪比	37.5 dB
工作温度范围	-30°C ~ +85°C
最佳工作温度范围	-20°C ~ +60°C
电源电压	AVDD = 2.8 $\pm$ 0.1 V, DVDD = 1.2 $\pm$ 0.06 V, DOVDD = 1.8 $\pm$ 0.1 V
封装尺寸	4.495 mm x 4.380 mm, 42-pin, CSP
ESD 等级	TBD

目录

目录.....	3
图片索引	4
表格索引	5
1. 系统描述	6
1.1. 芯片概述	6
1.2. 系统框架	6
1.3. 引脚描述	8
1.4. 芯片初始化	10
1.4.1. 上电时序.....	10
1.4.2. 下电时序.....	11
1.4.3. 睡眠模式.....	12
1.4.4. 复位模式.....	12
1.5. 配置接口	12
1.6. SENSOR ID	15
1.7. 数据接口	15
1.7.1. DVP.....	15
1.7.2. LVDS.....	16
1.7.3. MIPI	18
1.8. 锁相环	22
1.9. 视频输出模式	22
1.9.1. 读取顺序.....	22
1.9.2. 输出窗口.....	23
2. 功能介绍	24
2.1. LED STROBE.....	24
2.2. 外触发全局曝光模式	24
2.3. SLAVE MODE	25
2.4. 宽动态	26
2.4.1. Knee Point HDR.....	26
2.5. AEC/AGC.....	26
2.5.1. AEC/AGC 控制寄存器.....	26
2.6. GROUP HOLD.....	30
2.7. 测试模式	31
3. 电气特性	32
4. 光学特性	34
4.1. QE 曲线.....	34
4.2. 主光线入射角 (CRA)	34
5. 机械特性	35
6. 订购信息	37
7. 版本变更记录.....	38

图片索引

图 1-1 结构图.....	6
图 1-2 典型应用示意图	7
图 1-3 封装引脚图 (CSP)	9
图 1-4 上电时序图	10
图 1-5 下电时序图	11
图 1-6 I ² C 接口时序	13
图 1-7 DVP 时序	15
图 1-8 LVDS 1 条 data lane 数据行结构示意图 (以 10-bit 为例)	16
图 1-9 MIPI 时序示意图	18
图 1-10 MIPI 底层数据包示意图	19
图 1-11 MIPI 长/短数据包结构示意图	19
图 1-12 MIPI 1/2/4 Lane 模式数据包传输示意图	20
图 1-13 MIPI 数据包 DI 结构	20
图 1-14 PLL 控制示意图	22
图 1-15 像素阵列图 (CSP 封装)	22
图 1-16 镜像和倒置实例	23
图 2-1 外部触发全局模式时序图	24
图 2-2 Slave Mode 时序图	25
图 2-3 测试模式	31
图 3-1 外部时钟 (EXTCLK) 波形图	33
图 4-1 QE 曲线(Mono).....	34
图 4-2 CRA Curve	34
图 5-1 封装示意图	35

表格索引

表 1-1 引脚描述	8
表 1-2 睡眠模式控制寄存器	12
表 1-3 软复位控制寄存器	12
表 1-4 I ² C 设备地址控制	12
表 1-5 I ² C 接口时序详细参数	14
表 1-6 SENSOR ID 寄存器	15
表 1-7 DVP 同步调整寄存器	15
表 1-8 LVDS 数据同步信息编码示意表	16
表 1-9 LVDS 调整相关寄存器	16
表 1-10 MIPI 数据类型	21
表 1-11 MIPI 调整寄存器	21
表 1-12 镜像和倒置模式控制寄存器	23
表 1-13 输出窗口寄存器	23
表 2-1 LED STROBE 控制寄存器	24
表 2-2 外部触发全局曝光控制寄存器	25
表 2-3 Slave Mode 控制寄存器	25
表 2-4 Knee Point HDR 曝光控制寄存器	26
表 2-5 AEC/AGC 模式寄存器	26
表 2-6 曝光控制寄存器	26
表 2-7 模拟 gain 值控制寄存器	27
表 2-8 数字 gain 值控制寄存器	28
表 2-9 Group hold 控制寄存器	30
表 2-10 测试模式控制寄存器	31
表 3-1 绝对最大额定值（以下所有电压都是 to pad 电压）	32
表 3-2 直流电气特性（以下所有电压都是 to pad 电压）	32
表 3-3 交流特性（TA=25°C，AVDD=2.8V，DOVDD=1.8V）	33
表 5-1 封装尺寸表	36
表 6-1 订购信息表	37

1. 系统描述

1.1. 芯片概述

SC133HGS 是一款 Global shutter CMOS 图像传感器，最高支持 1280 (H) x 960 (V) @ 120 fps 的传输速率。SC133HGS 输出 raw 图像，有效像素窗口为 1288 (H) x 968 (V)，支持复杂的片上操作——例如支持外触发全局曝光模式、自动黑电平校正、窗口化、水平镜像、垂直倒置等。

SC133HGS 支持通过标准的 I²C 接口进行配置。

SC133HGS 可以通过 EFSYNC/FSYNC 引脚实现外部控制曝光。

1.2. 系统框架

下图展示了 SC133HGS 图像传感器的功能模块。图 1-2 展示了一个典型的应用示例。

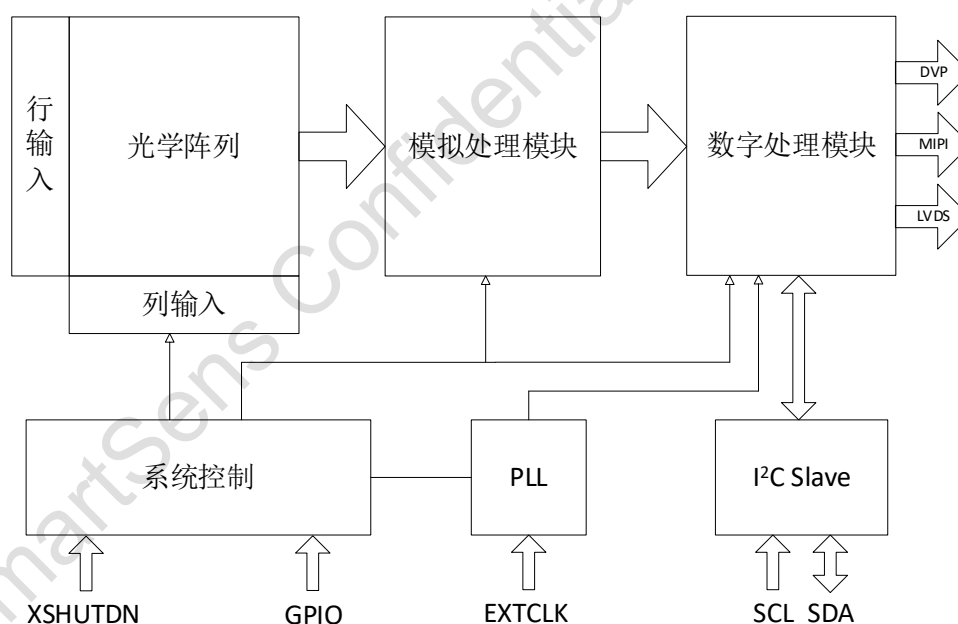


图 1-1 结构图

SC133HGS 支持 DVP、MIPI、LVDS 接口，以 MIPI 接口为例：

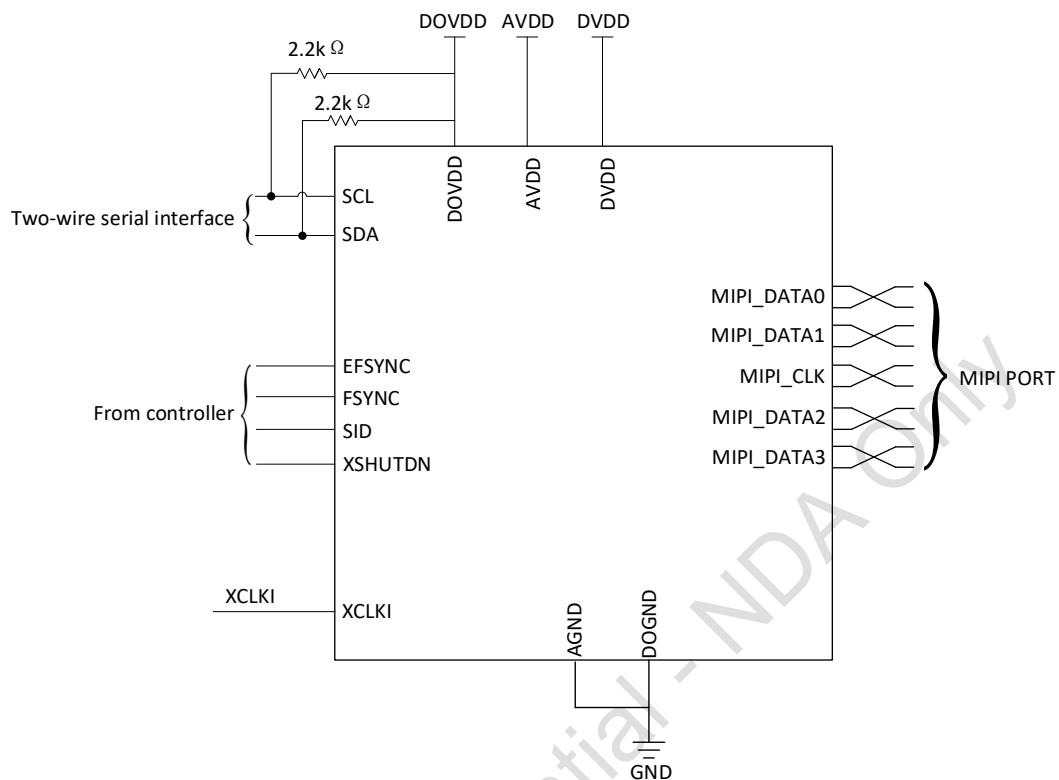


图 1-2 典型应用示意图

1.3. 引脚描述

下表列出了 SC133HGS 图像传感器的引脚信息及相关描述。

表 1-1 引脚描述

序号	编号	信号名	引脚类型	描述
1	A1	SDA_BRIG_EN	输入	I ² C 数据线（内置下拉电阻，高电平有效；Master 和 EEPROM SDA 连接使能控制，若不用可悬空）
2	A2	SDA	输入/输出	I ² C 数据线（open drain）
3	A3	SCL	输入	I ² C 时钟线
4	A4	SCL_EEP	输出	I ² C 时钟线（EEPROM 用，若不用可悬空）
5	A5	SID	输入	I ² C Device ID（内置下拉电阻，默认为低电平，对应 Device ID 是 7'h30）
6	A6	AGND	地线	模拟地
7	A7	GPIO2	输入/输出	通用输入输出接口 2
8	B1	AGND	地线	模拟地
9	B2	AVDD	电源	2.8V 模拟电源
10	B3	SDA_EEP	输入/输出	I ² C 数据线（open drain, EEPROM 用，若不用可悬空）
11	B4	EFSYNC	输入	外部帧同步信号
12	B5	XSHUTDN	输入	复位信号输入（内置上拉电阻，低电位有效）
13	B6	AVDD	电源	2.8V 模拟电源
14	B7	VREFNA	输出	内部参考电压（外接电容至 AGND）
15	C1	XCLKI	输入	外部输入时钟
16	C2	DOGND	地线	I/O 地
17	C3	FSYNC	输入/输出	输入时作为外部帧同步信号 输出时作为 DVP 帧同步信号
18	C4	DOVDD	电源	1.8V I/O 电源
19	C5	DVDD	电源	1.2V 数字电源
20	C6	VREFN1	输出	内部参考电压（外接电容至 AGND）
21	C7	VRM	输出	内部参考电压（外接电容至 AGND）
22	D1	LED STROBE	输入/输出	通用输入输出接口 0，做输出时，输出 LED STROBE 信号
23	D2	GPIO1_D1	输入/输出	通用输入输出接口 1_ DVP 输出 bit<1>
24	D3	DVDD	电源	1.2V 数字电源
25	D4	DVDD	电源	1.2V 数字电源
26	D5	DOGND	地线	I/O 地
27	D6	DOGND	地线	I/O 地
28	D7	GSVREFH	输出	内部参考电压（外接电容至 AGND）
29	E1	DOGND	地线	I/O 地
30	E2	MD3N_D3	输出	MIPI 数据 3 负极信号_ DVP 输出 bit<3>

序号	编号	信号名	引脚类型	描述
31	E3	MD1N_D5	输出	MIPI 数据 1 负极信号_DVP 输出 bit<5>
32	E4	MCN_LREF	输出	MIPI 时钟负极信号_DVP 行同步
33	E5	MD0N_D7	输出	MIPI 数据 0 负极信号_DVP 输出 bit<7>
34	E6	MD2N_D9	输出	MIPI 数据 2 负极信号_DVP 输出 bit<9>
35	E7	VRSFLO	输出	内部参考电压（外接电容至 AGND）
36	F1	TM	输入	TM 接 10K 电阻至 GND
37	F2	MD3P_D2	输出	MIPI 数据 3 正极信号_DVP 输出 bit<2>
38	F3	MD1P_D4	输出	MIPI 数据 1 正极信号_DVP 输出 bit<4>
39	F4	MCP_PCLK	输出	MIPI 时钟正极信号_DVP 时钟
40	F5	MD0P_D6	输出	MIPI 数据 0 正极信号_DVP 输出 bit<6>
41	F6	MD2P_D8	输出	MIPI 数据 2 正极信号_DVP 输出 bit<8>
42	F7	DOGND	地线	I/O 地

Top View



图 1-3 封装引脚图（CSP）

1.4. 芯片初始化

1.4.1. 上电时序

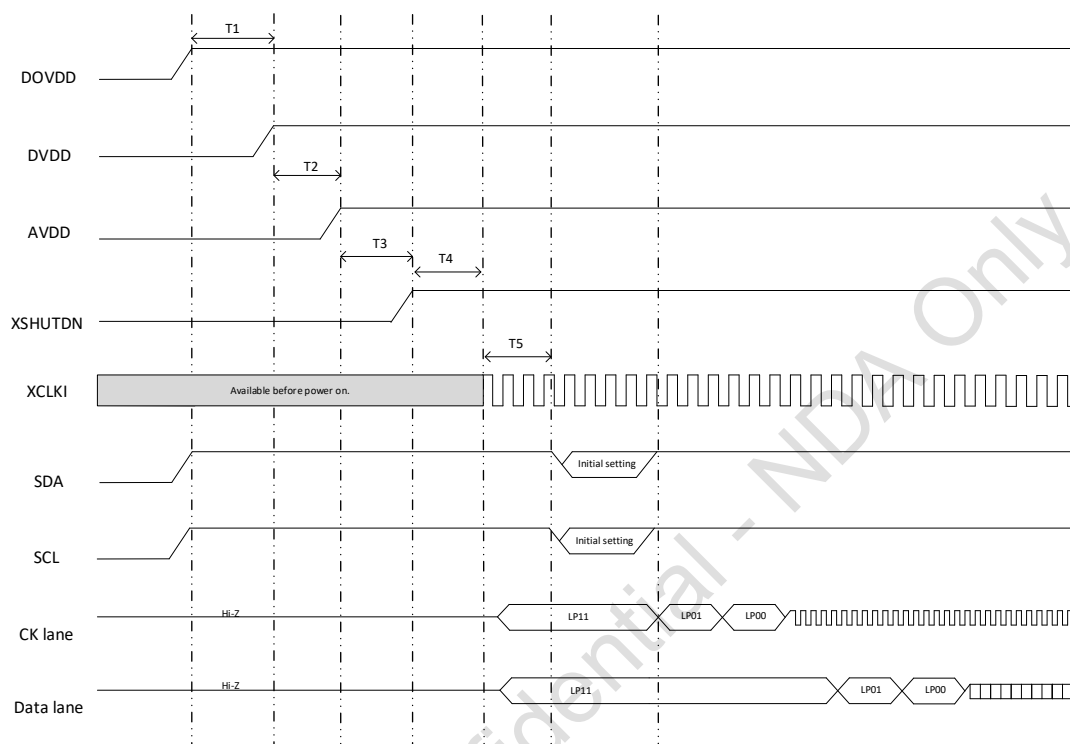


图 1-4 上电时序图

注: $T_1 \geq 0\text{ms}$, $T_2 \geq 0\text{ms}$, $T_3 \geq 0\text{ms}$, $T_4 \geq 0\text{ms}$, $T_5 \geq 4\text{ms}$ (不使用 EEPROM)、 $T_5 \geq 250\text{ms}$ (使用 EEPROM)。

1.4.2. 下电时序

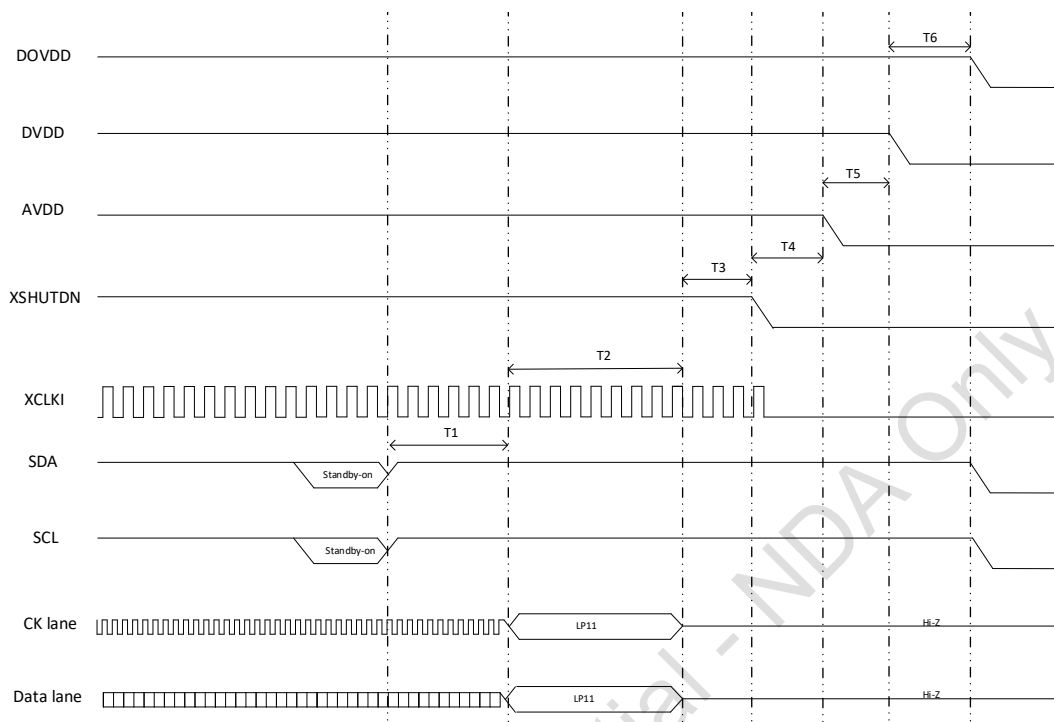


图 1-5 下电时序图

注: $T_1 \geq 6EXTCLKs$, $T_2 \geq 0ms$, $T_3 \geq 0ms$, $T_4 \geq 0ms$, $T_5 \geq 0ms$, $T_6 \geq 0ms$ 。

1.4.3. 睡眠模式

睡眠模式下，SC133HGS 停止输出图像数据流，工作在低功耗状态，保持当前寄存器值。SC133HGS 提供以下方式进入睡眠模式：

- 将寄存器 16'h2100[0]写入 0，此时支持 I²C 读写。

表 1-2 睡眠模式控制寄存器

功能	寄存器地址	默认值	描述
软睡眠模式使能	16'h2100	8'h0	Bit[0]: manual sleep mode ctrl 1 ~ sleep mode disable 0 ~ sleep mode enable

1.4.4. 复位模式

复位模式下，SC133HGS 停止输出图像数据流，工作在低功耗状态，重置所有寄存器，SC133HGS 提供两种方式进入复位模式：

- 将 XSHUTDN 拉低，此时不支持 I²C 读写；
- 将寄存器 16'h2103[0]写入 1，此复位模式持续 150ns。（软复位模式）

表 1-3 软复位控制寄存器

功能	寄存器地址	默认值	描述
软复位使能	16'h2103	8'h0	Bit[0]: soft reset

1.5. 配置接口

SC133HGS 提供标准的 I²C 总线配置接口对寄存器进行读写，I²C 设备地址由 PAD SID 的电平值决定。PAD SID 内部有下拉电阻。Slave Address 即设备地址（从机地址），Sub Address 与寄存器相关。

表 1-4 I²C 设备地址控制

SID	7-bit I ² C 设备地址	8-bit I ² C 写地址	8-bit I ² C 读地址
低电平	7'h30	8'h60	8'h61
高电平	7'h32	8'h64	8'h65

消息类型：16-bit 地址、8-bit 数据和 7-bit 设备地址

S	Slave Address	R/W	A	Sub Address [15:8]	A	Sub Address [7:0]	A	data	A/ $\bar{A}$	P
---	---------------	-----	---	--------------------	---	-------------------	---	------	--------------	---

I²C Write

S	Slave Address	0	A	Sub Address [15:8]	A	Sub Address [7:0]	A	data	A/ $\bar{A}$	P
---	---------------	---	---	--------------------	---	-------------------	---	------	--------------	---

I²C Read

S	Slave Address	0	A	Sub Address [15:8]	A	Sub Address [7:0]	A	Sr	Slave Address	1	A	data	$\bar{A}$	P
---	---------------	---	---	--------------------	---	-------------------	---	----	---------------	---	---	------	-----------	---

Slave to Master S: Start Condition A: Acknowledge

Master to Slave P: Stop Condition $\bar{A}$: No-Acknowledge

Direction depends on the operation Sr: Restart Condition

I²C 时序

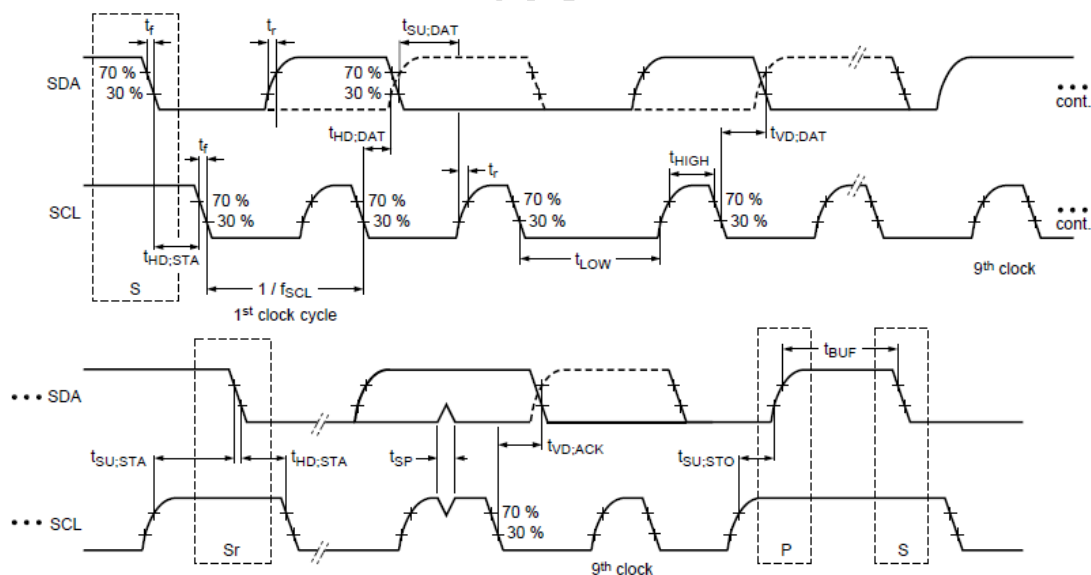


图 1-6 I²C 接口时序

表 1-5 I²C 接口时序详细参数

Symbol	Parameter	Standard-mode		Fast-mode		Unit
		Min	Max	Min	Max	
f _{SCL}	SCL clock frequency	0	100	0	400	kHz
t _{HD;STA}	hold time (repeated) START condition	4.0	-	0.6	-	μs
t _{LOW}	LOW period of the SCL clock	4.7	-	1.3	-	μs
t _{HIGH}	HIGH period of the SCL clock	4.0	-	0.6	-	μs
t _{SU;STA}	set-up time for a repeated START condition	4.7	-	0.6	-	μs
t _{HD;DAT}	data hold time	0	-	0	-	μs
t _{SU;DAT}	data set-up time	250	-	100	-	ns
t _r	rise time of both SDA and SCL signals	-	1000	-	300	ns
t _f	fall time of both SDA and SCL signals	-	300	-	300	ns
t _{SU;STO}	set-up time for STOP condition	4.0	-	0.6	-	μs
t _{BUF}	bus free time between a STOP and START condition	4.7	-	1.3	-	μs
t _{VD;DAT}	data valid time	-	3.45	-	0.9	μs
t _{VD;ACK}	data valid acknowledge time	-	3.45	-	0.9	μs
t _{SP}	pulse width of spikes that must be suppressed by the input filter	-	-	0	50	ns

注：判断上升沿起始或下降沿终止的电平阈值为 30%；判断上升沿终止或下降沿起始的阈值为 70%。

1.6. Sensor ID

表 1-6 SENSOR ID 寄存器

功能	寄存器地址	默认值	描述
SENSOR ID 高位	16'h3107	8'h9a	SENSOR ID[15:8]
SENSOR ID 低位	16'h3108	8'h69	SENSOR ID[7:0]

1.7. 数据接口

SC133HGS 提供三种数据接口：DVP、MIPI、LVDS。SC133HGS 支持 RAW 数据格式。

1.7.1. DVP

SC133HGS 支持并行视频端口（DVP），输出 8-bit 并行数据。FSYNC 脉冲信号表示新一帧数据的开始，LREF 表示数据行同步信号，PixCLK 表示输出数据时钟。图 1-7 是 DVP 时序示意图。

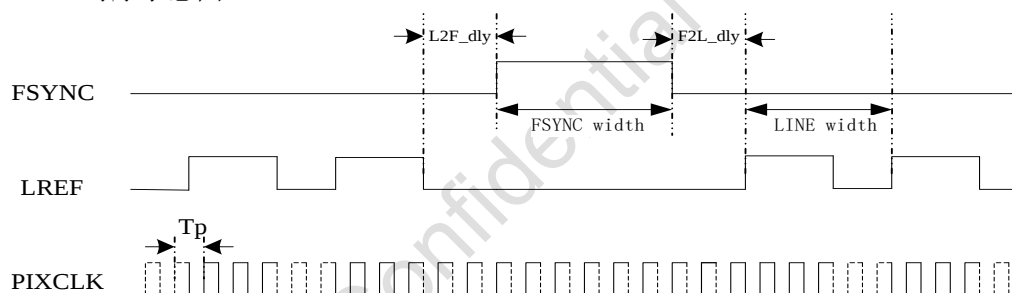


图 1-7 DVP 时序

表 1-7 DVP 同步调整寄存器

地址	寄存器名	默认值	读/写	描述
16'h3d01	DVP_FSYNC_WIDTH	8'h01	RW	FSYNC length, line count
16'h3d08	DVP_POL_CTRL	8'h01	RW	Bit[2]: LREF polarity Bit[1]: FSYNC polarity Bit[0]: PCLK polarity
16'h3640	PAD_DRIVER_CAP	8'h00	RW	Bit[2:0]: adjust PAD driver capability
16'h3641	PCLK DLY	8'h00	RW	Bit[1:0]: PCLK DLY 2ns/step

注：

- 通常情况下，L2F_dly 表示最后的 LREF 下降沿至 FSYNC 上升沿间时延；F2L_dly 表示 FSYNC 下降沿至第一条 LREF 上升沿间时延；FSYNC 宽度默认值为一行宽度。
- 以上各参量均可通过寄存器来修改。

1.7.2. LVDS

SC133HGS 提供串行视频端口 (LVDS)，其数据接口与 MIPI 数据接口复用，通过寄存器控制选择输出 LVDS 格式数据。支持 1/2/4 个 Data lane 来传输图像 8/10/12 bit 数据，支持数据 LSB/HSB 位优先传输，寄存器可调。

SC133HGS LVDS 传输顺序为：上电复位后 frame start → first active line → second active line → ... → last active line → frame end →...。LVDS 输出时在行开始插入 line sav 同步编码，行结束处插入 line eav 同步编码；在帧开始时插入 frame sav，帧结束时插入 frame eav。LVDS 同步编码数据结构如图 1-8 所示。

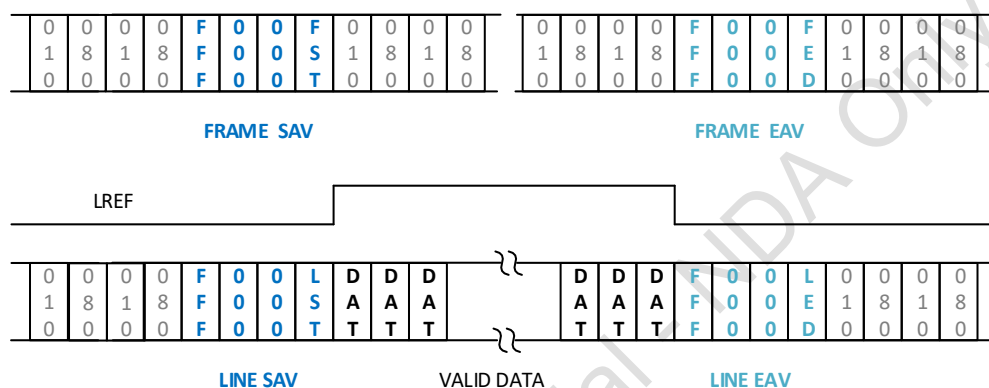


图 1-8 LVDS 1 条 data lane 数据行结构示意图 (以 10-bit 为例)

注:

- 1) 图中的 10'h010, 10'h080 分别是 Dummy0 data, Dummy1 data, 可由寄存器控制;
- 2) 1lane、2lane 及 4lane 模式的数据结构与图 1-12 一样。
- 3) LVDS 默认每条 lane 都有 frame sav, frame eav, line sav, line eav 同步编码, 由寄存器 16'h4b00[0]控制 SC133HGS LVDS 同步编码信息为 8bit 数据, 放在数据高 8bit 传输, 同步编码信息如表 1-8 所示。

表 1-8 LVDS 数据同步信息编码示意表

编码值	描述
8'hab	Frame SAV
8'hb6	Frame EAV
8'h80	Active Line SAV
8'h9d	Active Line EAV

注：以 10-bit 为例，Active Line SAV 为 10'h200。

表 1-9 LVDS 调整相关寄存器

功能	寄存器地址	默认值	描述
LVDS/MIPI 功能切换	16'h4b01	8'h11	BIT[3]: MIPI_LVDS_mode 1'h1 ~ LVDS 1'h0 ~ MIPI
LVDS lane 数量	16'h3018	8'h7a	BIT[7:5]: lane_num-1 3'h0 ~ 1 lane mode 3'h1 ~ 2 lane mode 3'h3 ~ 4 lane mode

LVDS 输出数据模式	16'h3031	8'h0a	BIT[6:5]: bitset_man 2'h0 ~ raw 8 mode 2'h1 ~ raw 10 mode 2'h2 ~ raw 12 mode
PHY 数据模式	16'h3037	8'h00	Bit[6:5]: phy bit mode 2'h0 ~ 8bit mode 2'h1 ~ 10bit mode 2'h2 ~ 12bit mode 2'h3 ~ 16bit mode
LVDS bit 设置	16'h4b00	8'hf3	Bit[3]: r_bit_flip_i, 1'b1 ~ HSB first 1'b0 ~ LSB first Bit[0]: r_sync_code_per_lane_enable 1'b1 ~ sync code per lane enable 1'b0 ~ sync code per lane disable
DUMMY0 data	{16'h4b02[3:0], 16'h4b03}	12'h080	Dummy 0 data
DUMMY1 data	{16'h4b04[3:0], 16'h4b05}	12'h010	Dummy 1 data
LVDS 驱动	16'h3651	8'h7d	Bit[3:0]: LVDS 驱动能力调整, 默认 4'hd
LVDS Lane 0 延时	16'h3652	8'h00	Bit[3]: lane 0 相位反向, 默认 1'h0 Bit[2:0]: lane 0 延时, 40ps/step, 默认 3'h0
LVDS Lane 1 延时	16'h3652	8'h00	Bit[7]: lane 1 相位反向, 默认 1'h0 Bit[6:4]: lane 1 延时, 40ps/step, 默认 3'h0
LVDS Lane 2 延时	16'h3653	8'h00	Bit[3]: lane 2 相位反向, 默认 1'h0 Bit[2:0]: lane 2 延时, 40ps/step, 默认 3'h0
LVDS Lane 3 延时	16'h3653	8'h00	Bit[7]: lane 3 相位反向, 默认 1'h0 Bit[6:4]: lane 3 延时, 40ps/step, 默认 3'h0
LVDS Clock 延时	16'h3654	8'h00	Bit[3]: 时钟反向, 默认 1'h0 Bit[2:0]: 时钟延时, 40ps/step, 默认 3'h0

1.7.3. MIPI

SC133HGS 提供串行视频端口 (MIPI)。SC133HGS MIPI 接口支持 8/10/12-bit YUV422/Y 数据, 1/2/4 lane 串行输出, 每个 lane 传输速率推荐不大于 1.1Gbps。下图是 MIPI 数据接口示意图。

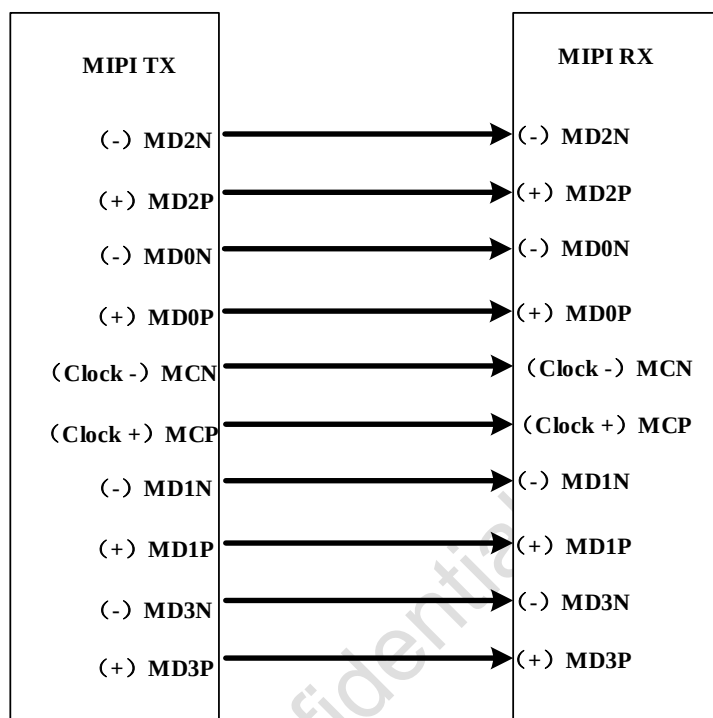


图 1-9 MIPI 时序示意图

下图是 MIPI 底层数据包的简略示意图，其中分别展示了一个短数据包和长数据包的传输过程。

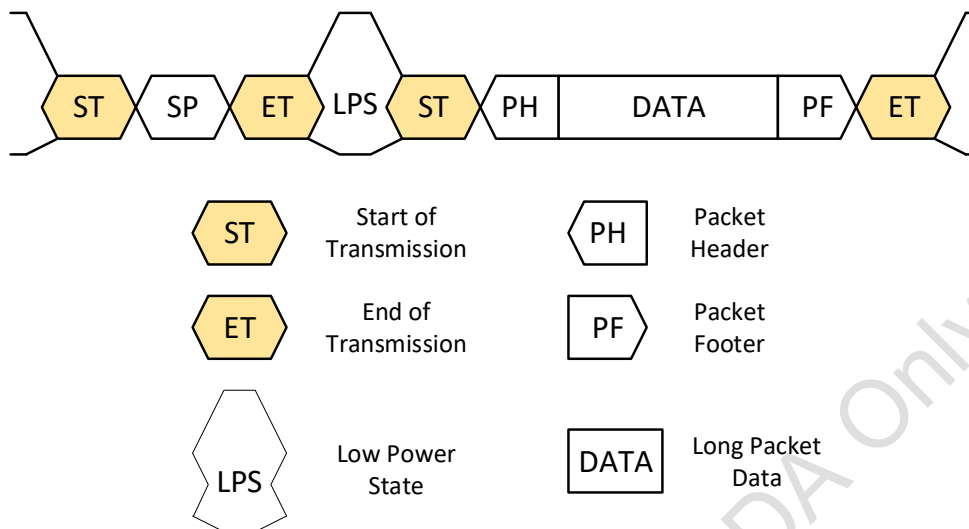


图 1-10 MIPI 底层数据包示意图

图 1-11 展示了 MIPI 长、短数据包结构示意图。其中数据标识 DI(Data Identifier)用来区分不同的数据包类型。图 1-12 展示了 MIPI 工作在 1lane、2lane 和 4lane 模式下的数据包传输示意图。图 1-13 中, DI 包括两部分, 分别是虚拟通道(VC)和数据类型(DT)。默认情况下, Sensor 给出的 MIPI 数据 VC 默认值是 0, 而 DT 值如表 1-10 所示。

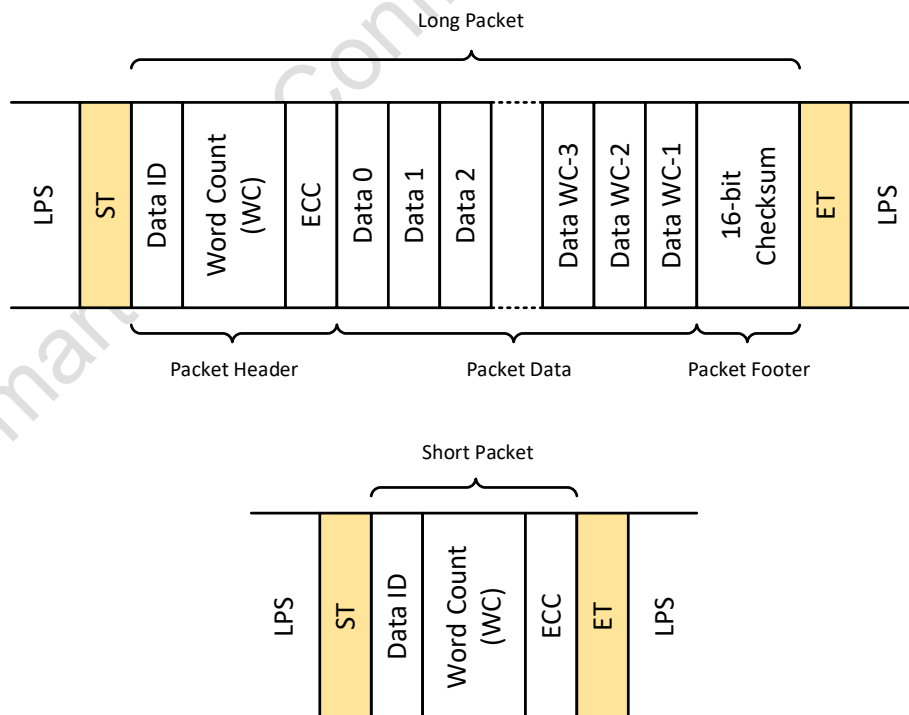


图 1-11 MIPI 长/短数据包结构示意图

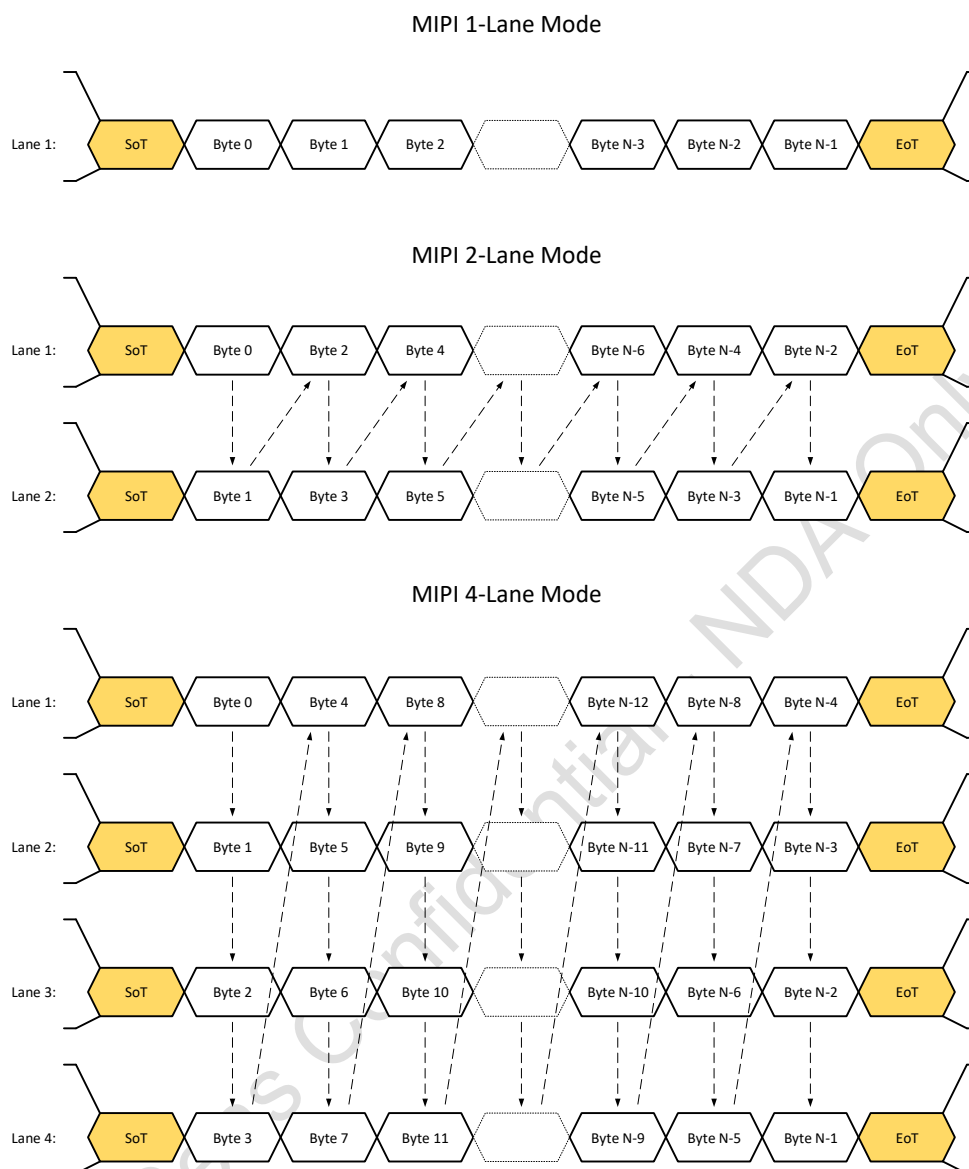


图 1-12 MIPI 1/2/4 Lane 模式数据包传输示意图

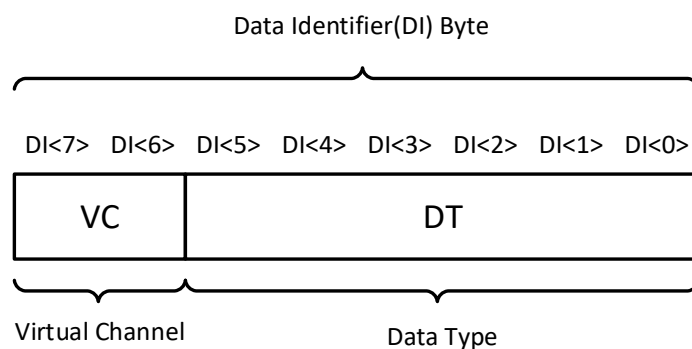


图 1-13 MIPI 数据包 DI 结构

表 1-10 MIPI 数据类型

DT	描述
6'h00	帧起始短包
6'h01	帧结束短包
6'h02	行起始短包
6'h03	行结束短包
6'h2a	RAW 8-bit 模式下数据长包
6'h2b	RAW 10-bit 模式下数据长包
6'h2c	RAW 12-bit 模式下数据长包
6'h2d	RAW 14-bit 模式下数据长包
6'h2e	RAW 16-bit 模式下数据长包
6'h2f	RAW 20-bit 模式下数据长包

表 1-11 MIPI 调整寄存器

功能	寄存器地址	默认值	描述
MIPI lane 数量	16'h3018	8'h7a	Bit[7:5]: MIPI lane num
			3'h0 ~ 1 lane mode
			3'h1 ~ 2 lane mode
			3'h3 ~ 4 lane mode
MIPI 输出数据模式	16'h3031	8'h0a	Bit[4:0]: MIPI bit mode
			5'h8 ~ RAW 8 mode
			5'ha ~ RAW 10 mode
			5'hc ~ RAW12 mode
			5'h10 ~ RAW16 mode
			5'h14 ~ RAW20 mode
PHY 数据模式	16'h3037	8'h00	Bit[6:5]: phy bit mode
			2'h0 ~ 8bit mode
			2'h3 ~ 16bit mode
MIPI clock 设置	16'h303f	8'h01	Bit[7]: pclk sel
			1'h0 ~ sel MIPI_pclk
			1'b1 ~ sel DVP_pclk
MIPI 数据使能	16'h3c00	8'h41	Bit[2]: MIPI read
			1'h1 ~ disable
			1'h0 ~ enable
MIPI LP 驱动	16'h3650	8'h31	Bit[1:0]: MIPI0 驱动 LP 能力调整
MIPI HS 驱动	16'h3651	8'h7d	Bit[3:0]: MIPI0 驱动 HS 能力调整
MIPI Lane 0 延时	16'h3652	8'h00	Bit[3]: lane0 相位反向
			Bit[2:0]: lane0 延时, 40ps/step
MIPI Lane 1 延时	16'h3652	8'h00	Bit[7]: lane1 相位反向
			Bit[6:4]: lane1 延时, 40ps/step
MIPI Lane 2 延时	16'h3653	8'h00	Bit[3]: lane2 相位反向
			Bit[2:0]: lane2 延时, 40ps/step

功能	寄存器地址	默认值	描述
MIPI Lane 3 延时	16'h3653	8'h00	Bit[7]: lane3 相位反向 Bit[6:4]: lane3 延时, 40ps/step
MIPI Clock 延 时	16'h3654	8'h00	Bit[3]: Clock 相位反向 Bit[2:0]: Clock 延时, 40ps/step

1.8. 锁相环

SC133HGS 的 PLL 模块允许的输入时钟频率范围为 6~40MHz，其中 VCO 输出频率 (F_{VCO}) 的范围为 400MHz-1200MHz。PLL 结构示意图如下图所示。

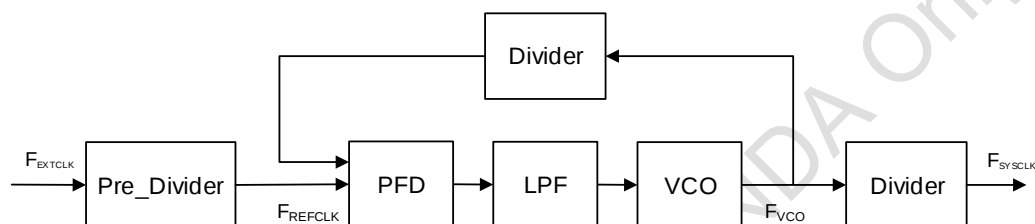


图 1-14 PLL 控制示意图

1.9. 视频输出模式

1.9.1. 读取顺序

下图提供了芯片工作的时候，CSP 封装中读取的第一个 pixel 的位置，以及整个 array 的结构示意图。此图是在 A1 pin 脚置于左上方的时候得到 (top view)。

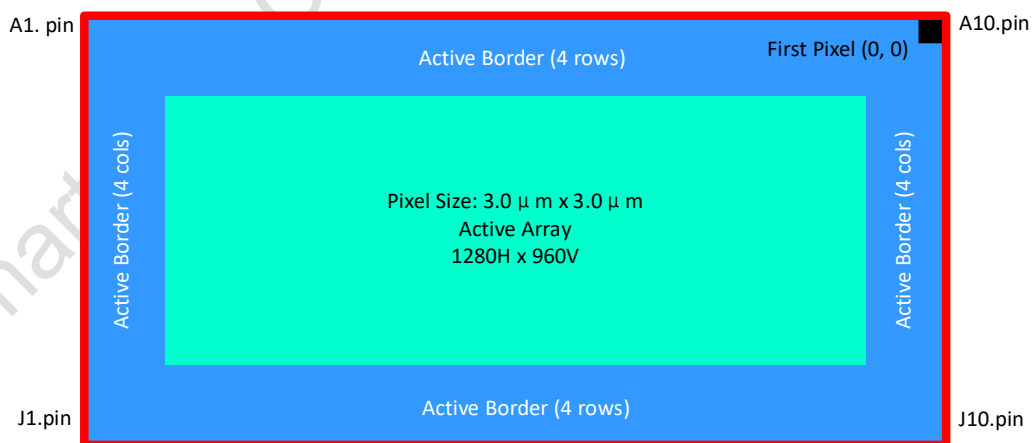


图 1-15 像素阵列图 (CSP 封装)

SC133HGS 提供镜像模式和倒置模式。前者会水平颠倒传感器的数据读出顺序；而后者会垂直颠倒传感器的读出顺序，如下图所示。



图 1-16 镜像和倒置实例

表 1-12 镜像和倒置模式控制寄存器

功能	寄存器地址	默认值	描述
镜像模式	16'h3221	8'h00	Bit[2:1]: mirror ctrl
			2'b00 ~ mirror off
			2'b11 ~ mirror on
倒置模式	16'h3221	8'h00	Bit[6:5]: flip ctrl
			3'b00 ~ flip off
			3'b01 ~ flip on

1.9.2. 输出窗口

表 1-13 输出窗口寄存器

功能	寄存器地址	默认值	描述
窗口宽度	{16'h3208, 16'h3209}	16'h0500	输出窗口宽度
窗口高度	{16'h320a, 16'h320b}	16'h03c0	输出窗口高度
列起始	{16'h3210, 16'h3211}	16'h0008	输出窗口列起始位置
行起始	{16'h3212, 16'h3213}	16'h0008	输出窗口行起始位置

2. 功能介绍

2.1. LED STROBE

SC133HGS 支持 LED STROBE 功能，当 SC133HGS Pixel 处于曝光期间时，PAD LEDSTROBE 置于高电平，以驱动外部 LED。

表 2-1 LED STROBE 控制寄存器

功能	寄存器地址	默认值	说明
LED STROBE 使能	16'h34f0[7:0]	8'h00	Bit[4][0] LED STROBE0 使能控制 2'b11 ~ LED STROBE0 功能关闭 2'b00 ~ LED STROBE0 功能打开
LED STROBE PWM 使能	16'h3032[7:0]	8'h00	Bit[4] LED STROBE0 PWM 开关 1'b1 ~ LED STROBE0 PWM 打开 1'b0 ~ LED STROBE0 PWM 关闭

2.2. 外触发全局曝光模式

外触发全局曝光模式是主控芯片通过 TRIGGER 信号触发曝光，以实现多个 sensor 同步曝光及视频数据输出。当 TRIGGER 信号由低电平变为高电平时，SC133HGS 开始曝光，曝光结束后输出图像数据，帧率受外部控制。

当 SC133HGS 工作在外触发全局曝光模式时，主控芯片通过 TRIGGER 引脚触发曝光开始。具体时序如图 2-1。

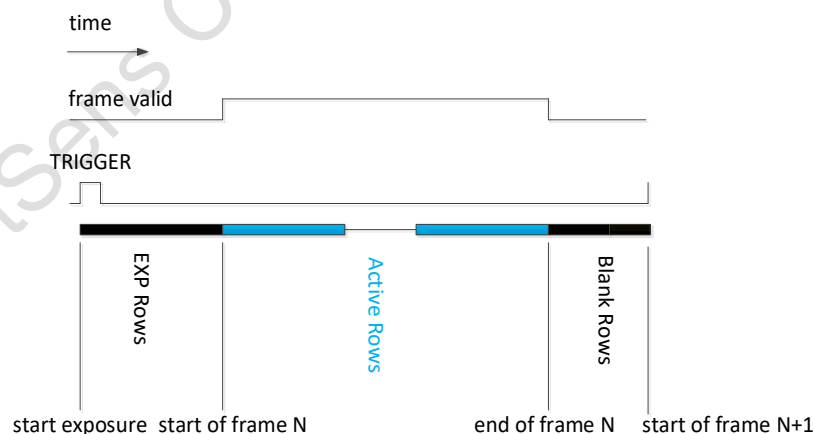


图 2-1 外部触发全局模式时序图

注：

- 1) EXP Rows 以行为单位，正常模式下 EXP Rows = {16'h3e00[3:0], 16'h3e01, 0x3e02[7:4]} + 16'h323b[5:0];
- 2) 当 TRIGGER 上升沿发生后，经过寄存器 16'h323b 所配置的行数后（不建议调整，该段时间会进行多次 Pixel 复位操作，以获取更高的图像质量），SC133HGS 开始曝光；
- 3) Start of frame N 表示曝光结束及开始读取并传输图像数据；

- 4) Active Rows 时读出芯片图像数据，由寄存器控制，以行为单位；
- 5) Blank Rows 时读出芯片图像数据之后的消隐时间，由寄存器控制，以行为单位。

表 2-2 外部触发全局曝光控制寄存器

功能	寄存器地址	默认值	说明
Trigger 模式使能	16'h3222[0]	1'b0	Trigger 模式使能控制 1 ~ Trigger 模式打开 0 ~ Trigger 模式关闭
Slave 模式使能	16'h3282[3]	1'b0	Slave 模式使能控制 1 ~ Slave 模式打开 0 ~ Slave 模式关闭
Active Rows	-	-	Active Rows 由 FAE 提供
Blank Rows	{16'h322e,16'h322f}	16'h0008	Blank Rows = {0x322e,0x322f}

2.3. Slave Mode

Slave Mode 是主控芯片通过做输入时的 EFSYNC 控制曝光时间，具体时序如下图：

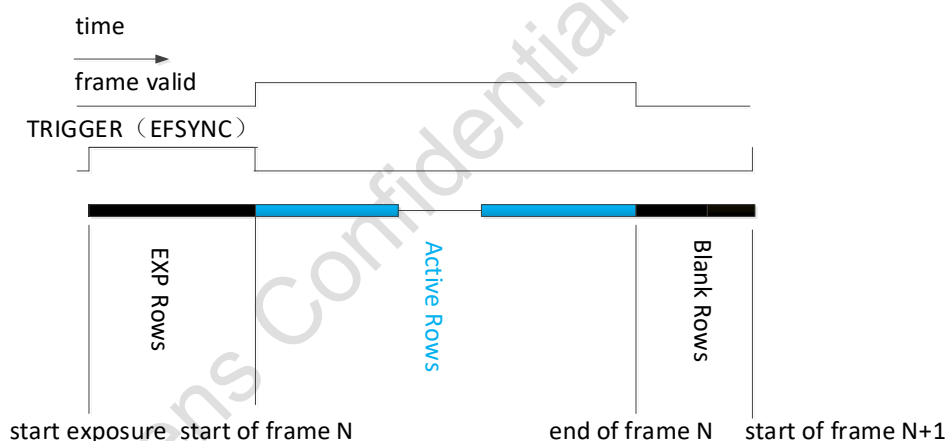


图 2-2 Slave Mode 时序图

注：Slave Mode 需配合外触发全局曝光模式使用。

表 2-3 Slave Mode 控制寄存器

功能	寄存器地址	默认值	说明
Slave Mode 使能	16'h3282[3]	1'b0	Slave 模式使能控制 1 ~ Slave 模式打开 0 ~ Slave 模式关闭

2.4. 宽动态

宽动态(HDR)是指根据不同场景调整感光斜率,从而提高图像的动态范围。SC133HGS 支持 Knee Point HDR 模式。

2.4.1. Knee Point HDR

SC133HGS Knee Point HDR 是指不同场景不同感光斜率输出, SC133HGS 设计有一个电压拐点, 开启 Knee Point HDR 模式后图像动态范围可达 91.5dB。

Knee Point HDR 分两段曝光时间, 曝光寄存器如下表所示。

表 2-4 Knee Point HDR 曝光控制寄存器

功能	寄存器地址	默认值	描述
Knee Point HDR 开关	16'h3282[1]	1'b0	1'b0: Knee Point HDR 关闭 1'b1: Knee Point HDR 使能
总曝光时间	{16'h3e20, 16'h3e00, 16'h3e01, 16'h3e02}	32'h00000200	两段曝光时间总和, 以 1/16 行为单位
曝光时间 2	{16'h3e38, 16'h3e30, 16'h3e31, 16'h3e32}	32'h00000200	第 2 段曝光时间, 以 1/16 行为单位

2.5. AEC/AGC

SC133HGS 支持外部 AEC/AGC 模式, AEC/AGC 调整策略为优先打开曝光时间, 当曝光时间达到最大值时, 开始打开增益, 直到增益达到最大值。

表 2-5 AEC/AGC 模式寄存器

功能	寄存器地址	说明
模式切换	16'h3e03[3]	1'b1, snr gain 模式 1'b0, real gain 模式

2.5.1. AEC/AGC 控制寄存器

AEC 的控制寄存器如下表所示:

表 2-6 曝光控制寄存器

功能	寄存器地址	说明
曝光时间	{16'h3e00, 16'h3e01, 16'h3e02}	Normal 模式下的曝光时间, 以 1/16 行为单位

AEC 控制说明如下:

- 1) AEC 的调节步长为 1/16 行曝光时间, 一行曝光时间等于行长乘以 TP (TP 为 Pixel clock 的一个周期), 行长=寄存器{16'h320c, 16'h320d}的值。
- 2) 曝光时间及增益若在第 N 帧写入, 第 N+2 帧生效。

- 3) 曝光时间上限不能超过当前帧长减去 6 行, 帧长=寄存器{16'h320e,16'h320f}的值, 即在同一时刻, 写入的{16'h3e01,16'h3e02[7:4]}值最大为{16'h320e,16'h320f}-6。

AGC 控制方法有两种, 具体说明如下:

- 1) 16'h3e03[3]设置为 1'b0 时:

$$\text{Gain 值} = \{16'h3e08, 16'h3e09\} / 8'h20$$

该 gain 值包含数字增益和模拟增益, sensor 内部自动优先分配模拟增益, 当模拟增益达到最大模拟增益后自动开启数字增益。

- 2) 16'h3e03[3]设置为 1'b1 时:

对应的模拟 gain 值如表 2-7 所示, 数字 gain 值如表 2-8 所示。

表 2-7 模拟 gain 值控制寄存器

项目	Coarse gain (16'h3e08) bit[3:0]	Fine gain (16'h3e09) bit[5:0]		Total gain
		寄存器值	增益	
增益控制	增益 x 1 寄存器值: 0	20	1	1
		bit[5:0]	bit[5:0]/20	bit[5:0]/20
		3f	1.96875	1.96875
	增益 x 2 寄存器值: 1	20	1	2*1
		bit[5:0]	bit[5:0]/20	2*bit[5:0]/20
		3f	1.96875	2*1.96875
	增益 x 4 寄存器值: 3	20	1	4*1
		bit[5:0]	bit[5:0]/20	4*bit[5:0]/20
		3f	1.96875	4*1.96875
	增益 x 8 寄存器值: 7	20	1	8*1
		bit[5:0]	bit[5:0]/20	8*bit[5:0]/20
		3f	1.96875	8*1.96875

表 2-8 数字 gain 值控制寄存器

Item	Digital gain(16'h3e06) bit[2:0]	Fine gain(16'h3e07) bit[7:0]		Total gain
		寄存器值	增益	
增益控制	增益 x 1 寄存器值: 0	80	1	1
		88	1.0625	1.0625
		90	1.125	1.125
		98	1.1875	1.1875
		a0	1.25	1.25
		a8	1.3125	1.3125
		b0	1.375	1.375
		b8	1.4375	1.4375
		c0	1.5	1.5
		c8	1.5625	1.5625
		d0	1.625	1.625
		d8	1.6875	1.6875
		e0	1.75	1.75
		e8	1.8125	1.8125
		f0	1.875	1.875
		f8	1.9375	1.9375
	增益 x 2 寄存器值: 1	80	1	2
		88	1.0625	2.125
		90	1.125	2.25
		98	1.1875	2.375
		a0	1.25	2.5
		a8	1.3125	2.625
		b0	1.375	2.75
		b8	1.4375	2.875
		c0	1.5	3
		c8	1.5625	3.125
		d0	1.625	3.25
		d8	1.6875	3.375
		e0	1.75	3.5
		e8	1.8125	3.625
		f0	1.875	3.75
		f8	1.9375	3.875
	增益 x 4 寄存器值: 3	80	1	4
		88	1.0625	4.25
		90	1.125	4.5
		98	1.1875	4.75
		a0	1.25	5
		a8	1.3125	5.25

Item	Digital gain(16'h3e06) bit[2:0]	Fine gain(16'h3e07) bit[7:0]		Total gain
		寄存器值	增益	
		b0	1.375	5.5
		b8	1.4375	5.75
		c0	1.5	6
		c8	1.5625	6.25
		d0	1.625	6.5
		d8	1.6875	6.75
		e0	1.75	7
		e8	1.8125	7.25
		f0	1.875	7.5
		f8	1.9375	7.75
	增益 x 8 寄存器值: 7	80	1	8
		88	1.0625	8.5
		90	1.125	9
		98	1.1875	9.5
		a0	1.25	10
		a8	1.3125	10.5
		b0	1.375	11
		b8	1.4375	11.5
		c0	1.5	12
		c8	1.5625	12.5
		d0	1.625	13
		d8	1.6875	13.5
		e0	1.75	14
		e8	1.8125	14.5
		f0	1.875	15
		f8	1.9375	15.5

2.6. Group Hold

SC133HGS 具有 Group hold 功能，Group hold 指的是把寄存器打包在一帧特定时刻生效的功能。SC133HGS 最大支持 4 个 group，一共可以存入 320 个寄存器，各 group 存储区域寄存器可控，打包及写入独立控制；支持帧延迟写入功能，延迟帧数寄存器可控。

使用方法：

- 1) 寄存器 16'h3800 写 8'h0X，从此刻开始打包，后续写入的寄存器会被自动打包存入 group X (X=0、1、2、3) 对应的存储空间内，不立即生效。
- 2) 待所有被打包的寄存器写入结束后，寄存器 16'h3800 写 8'h1X，退出打包状态，此时所有被打包的寄存器在存储空间内等待激活。
- 3) 寄存器 16'h3800 写 8'h6X 后，group X 内存入的寄存器立即生效；16'h3800 写 8'h4X 时，group X 内存入的寄存器在延迟 N（寄存器可控）帧后于特定时刻生效。

注：

- 1) 默认情况下每个 group 可存入的寄存器最多为 16 个；
- 2) 打包生效的时刻为 16'h3800 写 8'h6X/8'h4X 之后立刻/第 (N+1) 个帧内生效时刻，帧内生效时刻由寄存器 {16'h3235,16'h3236} 控制，{16'h3235,16'h3236}==16'h0 时表示帧开始。

表 2-9 Group hold 控制寄存器

功能	寄存器地址	默认值	描述
帧内生效时刻	{16'h3235, 16'h3236}	16'h0002	帧内生效时刻，以行为单位，该值表示生效时刻距离帧开始的距离，当该值等于 0 时表示帧开始
帧延迟控制	16'h3817	8'h20	Bit[3:0]: 帧延迟控制，生效时间帧延迟控制，写 0 表示不做帧延迟，写 N 表示 N 帧延迟
状态控制	16'h3800	-	Bit[7:0]: (以下 X=0、1、2、3) 8'h0X ~ 寄存器开始打包到 group X 8'h1X ~ 寄存器结束打包到 group X 8'h6X ~ group X 内存入的寄存器立刻生效 8'h4X ~ group X 内存入的寄存器第 (N+1) 个帧内时刻生效，N 为 16'h3817[3:0]

2.7. 测试模式

SC133HGS 支持渐变数测试模式，输出渐变数图像。如下图所示。



图 2-3 测试模式

表 2-10 测试模式控制寄存器

功能	寄存器地址	寄存器配置值	描述
灰度渐变模式	16'h4501[3]	1'h0	Bit[3]: incremental pattern enable
			0 ~ normal image
			1 ~ incremental pattern

3. 电气特性

表 3-1 绝对最大额定值（以下所有电压都是 to pad 电压）

项目	符号	绝对最大额定值	单位
模拟电源电压	VAVDD	-0.3 ~ 3.4	V
I/O 电源电压	VDOVDD	-0.3 ~ 2.2	V
数字电源电压	VDVDD	-0.3 ~ 1.4	V
I/O 输入电压	VI	-0.3 ~ VDOVDD+0.3	V
I/O 输出电压	VO	-0.3 ~ VDOVDD+0.3	V
工作温度	TOPR	Ta= -40 ~ +105	°C
结温	TJCT	Tj= -40 ~ +125	°C
贮存温度	TSTG	Ta= -40 ~ +125	°C

表 3-2 直流电气特性（以下所有电压都是 to pad 电压）

项目	符号	最小值	典型值	最大值	单位
电源					
模拟电源电压	VAVDD	2.7	2.8	2.9	V
I/O 供电电压	VDOVDD	1.7	1.8	1.9	V
数字电源	VDVDD	1.14	1.2	1.26	V
电流（工作电流*1, 120 fps MIPI 4-lane output）					
模拟电源电流	IAVDD	-	17.3	-	mA
I/O 电源电流	IDOVDD	-	0.5	-	mA
数字电源电流	IDVDD	-	50.5	-	mA
总功耗	Power(*)	-	109.94	-	mW
数字输入					
输入低电平	VIL	-	-	$0.3 \times V_{DOVDD}$	V
输入高电平	VIH	$0.7 \times V_{DOVDD}$	-	-	V
输入电容	CIN	-	-	10	pF
数字输出（25pF 标准负载）					
输出高电平	VOH	$0.9 \times V_{DOVDD}$	-	-	V
输出低电平	VOL	-	-	$0.1 \times V_{DOVDD}$	V
串行接口输入（SCL 和 SDA）					
输入低电平	VIL	- 0.5	0	$0.3 \times V_{DOVDD}$	V
输入高电平	VIH	$0.7 \times V_{DOVDD}$	VDOVDD	VDOVDD+0.5	V

注：*1 工作电流：（典型值）工作电压 3.0V/1.8V/1.2V，Tj=25°C；亮度条件：芯片亮度达到最大亮度 1/3 时。

表 3-3 交流特性 (TA=25°C, AVDD=2.8V, DOVDD=1.8V)

项目	符号	最小值	典型值	最大值	单位
交流参数					
直流微分线性误差	DLE	-	<1	-	LSB
直流积分线性误差	ILE	-	<2	-	LSB
晶振和时钟输入					
EXTCLK 频率	f_{EXTCLK}	6	-	40	MHz
EXTCLK 高电平脉冲宽度	t_{WH}	5	-	-	ns
EXTCLK 低电平脉冲宽度	t_{WL}	5	-	-	ns
EXTCLK 占空比	-	45	50	55	%

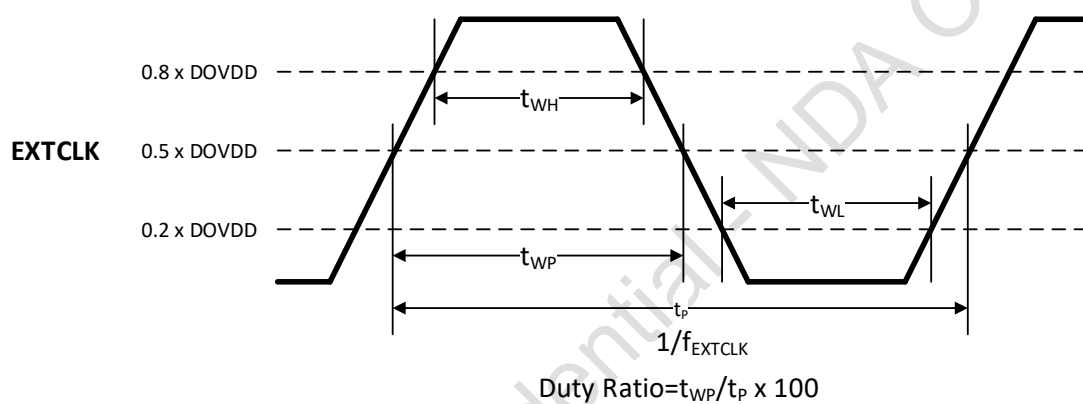


图 3-1 外部时钟 (EXTCLK) 波形图

4. 光学特性

4.1. QE 曲线

SC133HGS QE 曲线如下图所示。

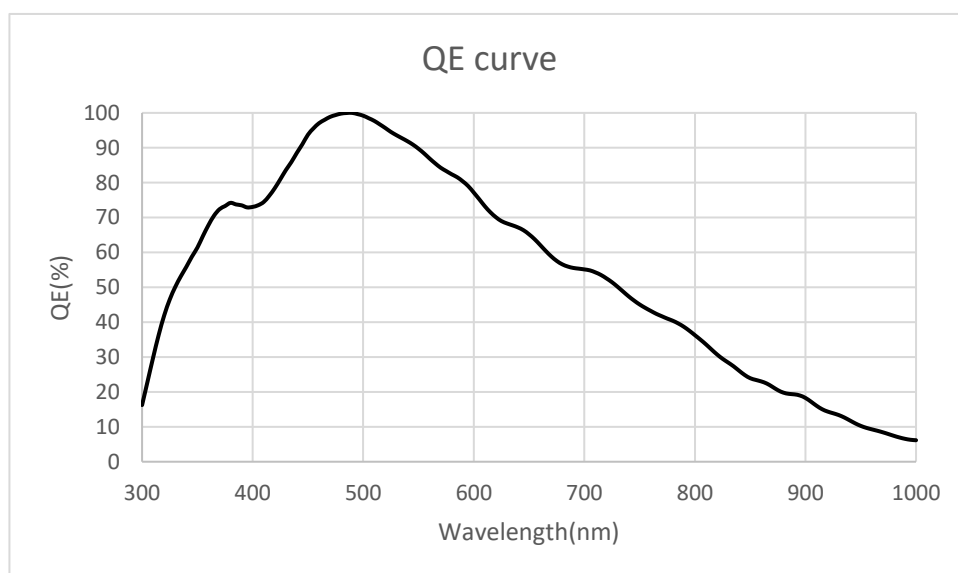


图 4-1 QE 曲线(Mono)

4.2. 主光线入射角（CRA）

SC133HGS CRA 曲线如下图所示。

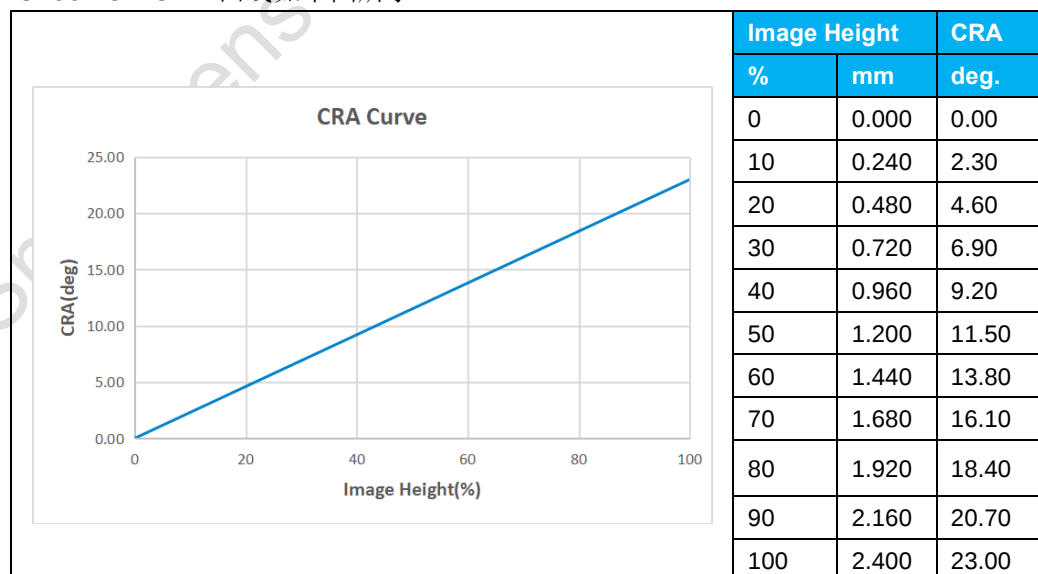


图 4-2 CRA Curve

5. 机械特性

SC133HGS 提供 42-pin CSP 的封装，封装尺寸图如下图所示。

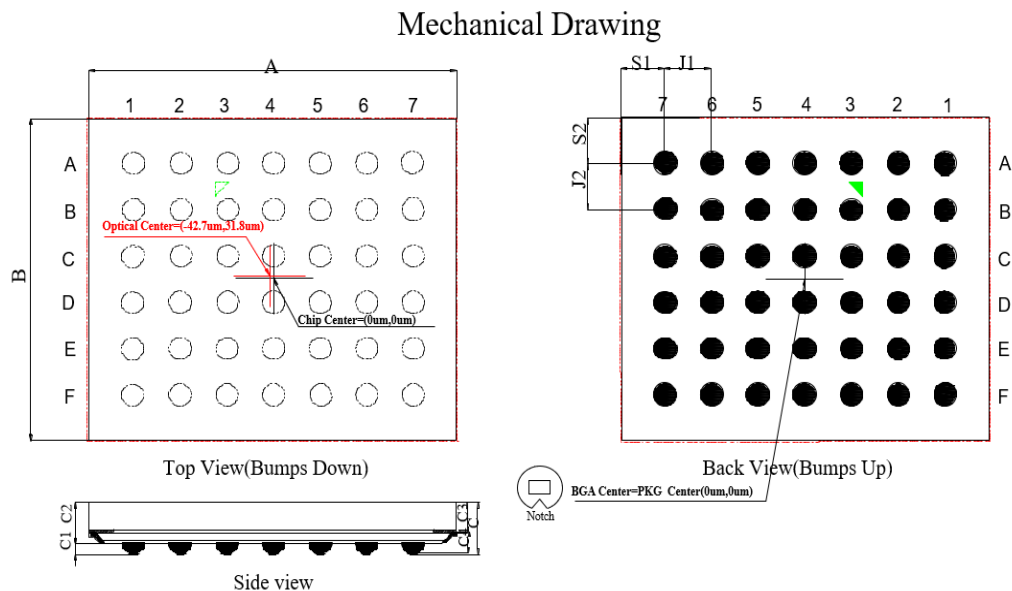


图 5-1 封装示意图

注：芯片的 Chip Center (BGA Center) 与 Pixel Center (Array Center, Optical Center) 不重合。以 Chip Center 为原点，Array Center 为 $(-42.7, 31.8)$ ，BGA Center 为 $(0, 0)$ ，单位为 μm 。

表 5-1 封装尺寸表

Parameter	Symbol	Nominal	Min	Max	Nominal	Min	Max
		Millimeters			Inches		
Package Body Dimension X	A	4.495	4.47	4.52	0.17697	0.17598	0.17795
Package Body Dimension Y	B	4.38	4.355	4.405	0.17244	0.17146	0.17343
Package Height	C	0.68	0.62	0.74	0.02677	0.02441	0.02913
Ball Height	C1	0.15	0.12	0.18	0.00591	0.00472	0.00709
Package Body Thickness	C2	0.53	0.495	0.565	0.02087	0.01949	0.02224
Thickness from top glass surface to wafer	C3	0.345	0.325	0.365	0.01358	0.0128	0.01437
Image plane height	C4	0.335	0.29	0.38	0.01319	0.01142	0.01496
Ball Diameter	D	0.3	0.27	0.33	0.01181	0.01063	0.01299
Total Ball Count	N	42	-	-	-	-	-
Pins Pitch X axis	J1	0.63	-	-	-	-	-
Pins Pitch Y axis	J2	0.63	-	-	-	-	-
Edge to Pin Center Distance along X	S1	0.5825	0.5525	0.6125	0.02293	0.02175	0.02411
Edge to Pin Center Distance along Y	S2	0.615	0.585	0.645	0.02421	0.02303	0.02539

6. 订购信息

表 6-1 订购信息表

产品编号	封装形式	描述
SC133HGS-MS1NN00	CSP, 42-pin	Mono, 1.3 Megapixel, DVP/MIPI/LVDS output

7. 版本变更记录

日期	版本	修改内容以及说明
2023-03-24	0.1	初始版本
2023-03-21	0.2	● 关键参数: 添加灵敏度、动态范围和信噪比数值 ● 添加图 4-1 QE 曲线(Mono)
2023-04-26	0.3	更新关键参数的最大图像传输速率为 120 fps
2023-05-09	0.4	● 更新产品特性 ● 上电时序: 更新注释 ● 引脚描述: 更新 A1、A4、A7、B3 引脚描述 ● Slave Mode: 更新功能描述和图 2-2 Slave Mode 时序图, 新增表 2-3 Slave Mode 控制寄存器 ● 宽动态: 更新 Knee Point HDR 描述, 新增表 2-4 Knee Point HDR 曝光控制寄存器 ● AEC/AGC: 更新具体说明 ● Group Hold: 更新使用方法描述 ● 删除 DPC 内容 ● 测试模式: 新增表 2-10 测试模式控制寄存器 ● 更新表 3-2 直流电气特性 (以下所有电压都是 to pad 电压)
2023-05-18	0.5	睡眠模式 : 更新睡眠模式进入方式

联系我们**总部**

地址：上海市闵行区田林路 889 号绿洲四期 8 号楼

电话：021-64853570

邮箱：sales@smartsensotech.com

网址：<http://www.smartsensotech.com>

美国分公司

地址：4340 Stevens Creek Blvd. Suite 280, San Jose, CA 95129

电话：+1（408）981-6626

深圳分公司

地址：深圳市龙岗区坂田街道雅宝路 1 号星河 WORLD B 座 2801 室

电话：0755-23739713

思特威技术支持邮箱

support@smartsensotech.com